

**Switch d-mode power supply**

Patent Number: DE3241738  
Publication date: 1984-05-17  
Inventor(s): RADUCANU DAN CORNELIU (DE)  
Applicant(s): BRAUN AG (DE)  
Requested Patent: ☐ DE3241738  
Application Number: DE19823241738 19821111  
Priority Number(s): DE19823241738 19821111  
IPC Classification: H02P13/32  
EC Classification: H02M3/156B  
Equivalents:

---

**Abstract**

---

The invention relates to a switched-mode power supply, especially for the voltage supply of integrated components, having a regulated voltage with a ripple which can be predetermined. The switched-mode power supply has a longitudinal transistor whose base is driven via a further transistor, the base of the further transistor being acted on by a control circuit. The control circuit contains a comparator which compares the regulated output voltage with a reference voltage and opens or closes the further transistor and the longitudinal transistor in a pulsed manner, as a function of said comparison. Field-effect transistors are advantageously used as the transistors, it being possible to provide an additional oscillator in order to limit current surges on the input side, the output signals of which oscillator are linked to the signals emitted by the comparator in an AND or NAND gate and are supplied to the control connection of the further transistor.

DOCKET NO: WMP-IFT-679

SERIAL NO: 10/662,793

APPLICANT: Hesener

LERNER AND GREENBERG P.A.

P.O. BOX 2480

HOLLYWOOD, FLORIDA 33022

TEL. (954) 925-1100



DEUTSCHES  
PATENTAMT

⑳ Aktenzeichen: P 32 41 738.1  
㉑ Anmeld tag: 11. 11. 82  
㉒ Offenlegungstag: 17. 5. 84

10.662.793  
10.292003

DE 3241738 A1

㉗ Anmelder:

Braun AG, 6000 Frankfurt, DE

㉘ Erfinder:

Raducanu, Dan Corneliu, 6232 Bad Soden, DE

㉙ Recherchenergebnisse nach § 43 Abs. 1 PatG:

FR 14 51 437  
GB 11 42 576  
JP 1 19 619-7

DE-Z: elektrotechnik 62, H.18, 29.09.80, S.94,95;

De-Z: Elektronik Informationen 1978, H.11, S.7;

DE-Z: Elektronik 1978, H.4, S.108-111;

GB-Z: Electronic Engineering, Nov. 77, S.27;

DE 3241738 A1

㉚ Schaltnetzgerät

Die Erfindung bezieht sich auf ein Schaltnetzgerät insbesondere zur Spannungsversorgung integrierter Bauelemente mit einer geregelten Spannung vorbestimmbarer Welligkeit. Das Schaltnetzgerät enthält einen Längstransistor, dessen Basis über einen weiteren Transistor angesteuert wird, wobei die Basis des weiteren Transistors von einer Steuerschaltung beaufschlagt wird. Die Steuerschaltung enthält einen Komparator, der die geregelte Ausgangsspannung mit einer Referenzspannung vergleicht und in Abhängigkeit davon den weiteren Transistor bzw. den Längstransistor pulsweise öffnet oder schließt. Als Transistoren werden vorteilhafterweise Feldeffekttransistoren eingesetzt, wobei zur Begrenzung eingangsseitiger Stoßströme ein zusätzlicher Oszillator vorgesehen werden kann, dessen Ausgangssignale mit den vom Komparator abgegebenen Signalen in einem UND- oder NAND-Gatter verknüpft und dem Steueranschluß des weiteren Transistors zugeführt werden.

DE 3241738 A1

Patentansprüche

1. Schaltnetzgerät insbesondere zur Spannungsversorgung integrierter Bauelemente mit einem ersten elektronischen Schalter, dessen Schaltstrecke in die Verbindung eines Eingangs-Gleichspannungsanschlusses mit einem geregelten Ausgangsspannungsanschluß geschaltet ist, einer den Steueranschluß des ersten elektronischen Schalters ansteuernden Steuerschaltung, deren Eingang mit der geregelten Ausgangsspannung und einer Referenzspannung beaufschlagt ist und einem parallel zu den Ausgangsspannungsanschlüssen geschalteten Kondensator, dadurch gekennzeichnet, daß die Steuerschaltung (4) einen Komparator (41) enthält, dessen einer Eingang mit der Referenzspannungsquelle (43) und dessen anderer Eingang über einen Spannungsteiler (44, 45) mit den Ausgangsspannungsanschlüssen (Ua1, Ua2) verbunden ist und dessen Ausgang den Steueranschluß eines zweiten elektronischen Schalters (2) ansteuert, dessen Schaltstrecke in der Verbindung des Steueranschlusses des ersten elektronischen Schalters (1) mit dem einen Eingangsspannungsanschluß (Ue2) liegt, daß der Steueranschluß des ersten elektronischen Schalters (1) über einen ersten Widerstand (5) mit dem anderen Eingangs-Gleichspannungsanschluß (Ue1) verbunden ist und daß in die Verbindung der Schaltstrecke des ersten elektronischen Schalters (1) mit dem einen geregelten Ausgangsspannungsanschluß (Ua1) die Reihenschaltung eines zweiten Widerstandes (6) mit einer ersten Diode (7) mit kathodenseitigem Anschluß am einen geregelten Ausgangsspannungsanschluß (Ua1) geschaltet ist.

- 05 2. Schaltnetzgerät nach Anspruch 1, dadurch gekennzeichnet, daß die elektronischen Schalter aus Bipolar-Transistoren (1, 2) entgegengesetzten Leitfähigkeitstyps bestehen und in die Verbindung der Kollektor-Emitter-Strecke des ersten Transistors (1) mit dem einen Ausgangsspannungsanschluß (Ua1) eine Drosselspule (9) geschaltet ist und daß die Steuerschaltung (4) einen Oszillator (42) enthält, dessen Ausgang mit einem Eingang eines UND-Gatters (46) verbunden ist, dessen anderer Eingang an den 10 Ausgang des Komparators (41) angeschlossen ist und dessen Ausgang über einen Verstärker (47) mit der Basis des zweiten Transistors (2) verbunden ist.
- 15 3. Schaltnetzgerät nach Anspruch 2, dadurch gekennzeichnet, daß die Basis des ersten Transistors (1) über einen weiteren Kondensator (15) mit dem anderen Eingangs-Gleichspannungsanschluß (Ue2) verbunden ist.
- 20 4. Schaltnetzgerät nach Anspruch 1, dadurch gekennzeichnet, daß die elektronischen Schalter aus Feldeffekttransistoren (1, 2) bestehen.
- 25 5. Schaltnetzgerät nach Anspruch 4, dadurch gekennzeichnet, daß in die Verbindung der ersten Diode (7) mit dem einen geregelten Ausgangsspannungsanschluß (Ua1) eine Drosselspule (9) geschaltet ist.
- 30 6. Schaltnetzgerät nach mindestens einem der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß eine zweite Diode (8) kathodenseitig an die Verbindung der ersten Diode (7) mit der Drosselspule (9) und eine erste Zenerdiode (10) kathodenseitig an die Verbindung der Drosselspule (9) mit dem einen geregelten Ausgangs-

spannungsanschluß (Ua1) angeschlossen ist und daß die Anoden der zweiten Diode (8) und der Zenerdiode (10) mit dem anderen geregelten Ausgangsspannungsanschluß (Ua2) verbunden sind.

05

7. Schaltnetzgerät nach Anspruch 4, dadurch gekennzeichnet, daß parallel zur Gate-Source-Strecke des ersten Feldeffekttransistors (1) eine dritte Diode (11) mit kathodenseitigem Anschluß am Gate des ersten Feldeffekttransistors (1) geschaltet ist.

10

8. Schaltnetzgerät nach den Ansprüchen 5 und 6, dadurch gekennzeichnet, daß parallel zur Gate-Source-Strecke des ersten Feldeffekttransistors (1) eine zweite Zenerdiode (12) mit kathodenseitigem Anschluß am Gate des ersten Feldeffekttransistors (1) geschaltet ist.

15

9. Schaltnetzgerät nach den Ansprüchen 1 und 4, dadurch gekennzeichnet, daß der Komparator (41) der Steuerschaltung (4) ausgangsseitig mit einem Eingang eines nachgeschalteten NAND-Gatters (48) verbunden ist, dessen anderer Eingang über einen Teiler (31) mit einem Oszillator (30) verbunden ist und dessen Ausgang das Gate des zweiten Feldeffekttransistors (2) ansteuert.

20

25

10. Schaltnetzgerät nach mindestens einem der vorstehenden Ansprüche, dadurch gekennzeichnet, daß die Referenzspannungsquelle (43) aus zwei in Reihe geschalteten Dioden besteht, die in Reihe zu einem Vorwiderstand (49) parallel zu den geregelten Ausgangsspannungsanschlüssen (Ua2, Ua2) geschaltet sind.

30

11.11.82

3241738

04991

- 4 -

Schaltnetzgerät

Beschreibung

Die Erfindung bezieht sich auf ein Schaltnetzgerät insbesondere zur Spannungsversorgung integrierter Bauelemente mit einem ersten elektronischen Schalter, dessen Schaltstrecke in die Verbindung eines Eingangs-  
05 Gleichspannungsanschlusses mit einem geregelten Ausgangsspannungsanschluß geschaltet ist, einer den Steueranschluß des ersten elektronischen Schalters ansteuernden Steuerschaltung, deren Eingang mit der geregelten Ausgangsspannung und einer Referenzspan-  
10 nung beaufschlagt ist und einem parallel zu den Ausgangsspannungsanschlüssen geschalteten Kondensator.

Es ist bekannt, Schaltnetzgeräte nach dem Prinzip der Serienstabilisierung in der Weise aufzubauen,  
15 daß man zunächst eine Gleichspannung erzeugt, deren Minimalwert größer ist als die gewünschte Spannung. Die Differenz fällt an einen geregelten Leistungstransistor ab, der mit dem Verbraucher in Reihe geschaltet ist. Die in dem Serientransistor auftretende Verlustleistung ist dabei jedoch beträchtlich,  
20 so daß man insbesondere bei der Stabilisierung kleinerer Ausgangsspannungen meist nur einen Wirkungsgrad von ca. 50 % erreicht.

Ein wesentlich besserer Wirkungsgrad wird dadurch erreicht, daß der kontinuierlich geregelte Serientransistor durch einen Schalter ersetzt wird. Der Mittelwert der Ausgangsspannung läßt sich dadurch beeinflussen, daß der Schalter periodisch öffnet und  
25 schließt und das Verhältnis von Einschalt- zur Periodendauer verändert. Hinter dem Schalter ist ein  
30



Siebglied angeordnet, das die Welligkeit beseitigt. Damit dabei kein Leistungsverlust entsteht, verwendet man ein LC-Filter.

- 05 Ein Sekundär-Schaltregler der vorstehend beschriebenen Art ist aus der Literaturstelle U. Tietze, Ch. Schenk: "Halbleiter-Schaltungstechnik", 5. Aufl., 1980, Springer-Verlag Berlin/Heidelberg/New York, Seite 390 ff., bekannt. Bei dieser bekannten Schaltungsanordnung wird der Serientransistor von einer
- 10 Steuereinheit mit einer Frequenz von ca. 20 kHz abwechselnd voll durchgesteuert und gesperrt. In die Verbindung der Schaltstrecke des Serientransistors mit einem der Ausgangsspannungsanschlüsse ist eine
- 15 Drosselspule sowie parallel zu den Ausgangsspannungsanschlüssen ein Kondensator geschaltet. Eine an die Verbindung der Schaltstrecke des Serientransistors mit der Drosselspule einerseits und an Bezugs- bzw. Massepotential andererseits angeschlossene Diode verhindert das Auftreten einer hohen Induktionsspannung
- 20 beim Sperren des Serientransistors, da durch sie der Spulenstrom in der ursprünglichen Richtung weiterfließen kann. Während der Sperrphase des Serientransistors trägt sowohl der parallel zu den Ausgangsspannungsanschlüssen geschaltete Kondensator als auch
- 25 die Drosselspule zum Ausgangsstrom bei. Auf diese Weise ergibt sich eine gute Glättung der Ausgangsspannung ohne Leistungsverlust.
- 30 Die Steuereinheit des bekannten Schaltnetzgerätes besteht aus einem Oszillator, einem Modulator und einem PI-Regler, der eingangsseitig sowohl mit der Ausgangsspannung als auch mit einer Referenzspannung beaufschlagt ist. Die Steuereinheit vergleicht die

- geregelte Ausgangsspannung mit der Referenzspannung, wobei bei zu kleiner Ausgangsspannung über dem Modulator das Tastverhältnis der Ansteuerspannung für den Serientransistor vergrößert und umgekehrt bei zu großer Ausgangsspannung das Tastverhältnis zwischen Einschaltzeitdauer und Periodendauer verringert wird. Die durch den Oszillator bestimmte Frequenz der Ansteuerspannung bleibt dabei konstant.
- 10 Derartige Schaltnetzgeräte werden insbesondere zur Spannungsversorgung von einem Akkumulator enthaltenen und damit netzunabhängig betreibbaren Elektrokleingeräten eingesetzt und dienen dabei insbesondere auch zur Spannungsversorgung von integrierten Schaltkreisen. Die bekannten Schaltnetzgeräte weisen jedoch den Nachteil auf, daß sie nur in einem bestimmten Eingangsspannungsbereich arbeiten, vergleichsweise hohe Verluste aufweisen oder aufwendig und damit teuer herzustellen sind.
- 20 Aufgabe der vorliegenden Erfindung ist es, ein Schaltnetzgerät zu schaffen, das in einem weiten Eingangsspannungsbereich von ca. 12 Volt bis 220 Volt Gleich- oder Wechselspannung arbeitet, das einen geringen Leistungsbedarf aufweist und das sich einfach und billig herstellen und damit in Massenprodukten einsetzen läßt.
- 25 Diese Aufgabe wird erfindungsgemäß dadurch gelöst, daß die Steuerschaltung einen Komparator enthält, dessen einer Eingang mit der Referenzspannungsquelle und dessen anderer Eingang über einen Spannungsteiler mit den Ausgangsspannungsanschlüssen verbunden ist und dessen Ausgang den Steueranschluß
- 30

- 7 -  
- 8 -

- eines zweiten elektronischen Schalters ansteuert, dessen Schaltstrecke in der Verbindung des Steueranschlusses des ersten elektronischen Schalters mit dem einen Eingangsspannungsanschluß liegt, daß  
05 der Steueranschluß des ersten elektronischen Schalters über einen ersten Widerstand mit dem anderen Eingangs-Gleichspannungsanschluß verbunden ist und daß in die Verbindung der Schaltstrecke des ersten elektronischen Schalters mit dem einen geregelten  
10 Ausgangsspannungsanschluß die Reihenschaltung eines zweiten Widerstandes mit einer ersten Diode mit kathodenseitigem Anschluß an einen geregelten Ausgangsspannungsanschluß geschaltet ist.
- 15 Das erfindungsgemäße Schaltnetzgerät kann in einem weiten Eingangsspannungsbereich von 12 bis 220 Volt eingesetzt werden, wobei beispielsweise eine 12 Volt Eingangs-Gleichspannung aus der Batteriespannung eines Kraftfahrzeugs bestehen kann und Wechselspan-  
20 nungen im Bereich von 90 bis 240 Volt der unterschiedlichen Versorgungsnetze eingangsseitig angelegt werden können. Darüber hinaus gewährleistet die erfindungsgemäße Lösung einen geringen Leistungsbedarf des Schaltnetzgerätes, das wahlweise in bi-  
25 polarer oder C-MOS-Technik aufgebaut sein kann. Das erfindungsgemäße Schaltnetzgerät ermöglicht schließlich eine einfache und billige Herstellung und eignet sich damit insbesondere für den Einsatz in Massenprodukten wie Elektrorasierern oder Elektro-  
30 Kleingeräten für die Körperpflege.

Eine vorteilhafte Ausgestaltung der erfindungsgemäßen Lösung ist dadurch gekennzeichnet, daß die elektronischen Schalter aus Bipolar-Transistoren entgegenge-

setzten Leitfähigkeitstyps bestehen und in die Verbindung der Kollektor-Emitter-Strecke des ersten Transistors mit dem einen Ausgangsspannungsanschluß eine Drosselspule geschaltet ist und daß die Steuerung  
05 schaltung einen Oszillator enthält, dessen Ausgang mit einem Eingang eines UND-Gatters verbunden ist, dessen anderer Eingang an den Ausgang des Komparators angeschlossen ist und dessen Ausgang über einen  
10 Verstärker mit der Basis des zweiten Transistors verbunden ist.

Diese Ausgestaltung der erfindungsgemäßen Lösung ermöglicht die Herstellung eines preiswerten Schalt-  
netzgerätes, das sowohl aus einer Batterie-Gleichspannung von beispielsweise 12 Volt als auch aus  
15 einer Netz-Wechselspannung von beispielsweise 85 Volt bis 265 Volt betrieben werden kann. Die Ausgangsspannung des Schaltnetzgerätes wird auf einen konstanten Wert geregelt, so daß auch integrierte Schalt-  
20 kreise angeschlossen werden können, bei denen eine weitgehend konstante Versorgungsspannung gewährleistet sein muß.

Eine weitere vorteilhafte Ausgestaltung der erfindungsgemäßen Lösung ist dadurch gekennzeichnet, daß  
25 die Basis des ersten Transistors über einen weiteren Kondensator mit dem anderen Eingangs-Gleichspannungsanschluß verbunden ist.

30 Diese erfindungsgemäße Lösung ermöglicht es, daß der erste Halbleiterschalter mit Hilfe des Kondensators am Anfang in den leitfähigen Zustand gesetzt wird.

Eine weitere vorteilhafte Ausgestaltung der erfindungs-



Eine weitere vorteilhafte Ausgestaltung der erfindungsgemäßen Lösung ist dadurch gekennzeichnet, daß parallel zur Gate-Source-Strecke des ersten Feldeffekttransistors eine Diode bzw. eine Zenerdiode mit kathodenseitigem Anschluß am Gate und des ersten Feldeffekttransistors geschaltet ist.

Diese Ausgestaltung der erfindungsgemäßen Lösung stellt sicher, daß die Gate-Source-Spannung am ersten Feldeffekttransistor auf die Zenerspannung begrenzt wird, wenn der zweite Feldeffekttransistor sperrt und auf einen Spannungswert von -0,6 bis -0,7 Volt begrenzt wird, wenn der zweite Feldeffekttransistor leitet. Anstelle der Zenerdiode kann eine normale Diode verwendet werden, wenn die Drosselspule entfällt, wobei der Stoßstrom durch den zweiten Widerstand begrenzt wird.

Schließlich ist eine Ausgestaltung der erfindungsgemäßen Lösung dadurch gekennzeichnet, daß der Komparator der Steuerschaltung ausgangsseitig mit einem Eingang eines nachgeschalteten NAND-Gatters verbunden ist, dessen anderer Eingang über einen Teiler mit einem Oszillator verbunden ist und dessen Ausgang das Gate des zweiten Feldeffekttransistors ansteuert.

Diese Ausgestaltung der erfindungsgemäßen Lösung eignet sich besonders für einen Aufbau des Schaltnetzgerätes in einem integrierten Baustein, wobei die Transistoren mit konstanter Impulsbreite angesteuert werden.

Anhand eines in der Zeichnung dargestellten Ausführungsbeispiels soll der der Erfindung zugrundelie-

gende Gedanke näher erläutert werden. Es zeigen:

- 05 Fig. 1 ein Schaltnetzgerät mit Bipolar-Transistoren und einer einen Oszillator enthaltenden Steuerschaltung,
- Fig. 2 ein selbstschwingendes Schaltnetzgerät mit Feldeffekttransistoren,
- 10 Fig. 3 ein ebenfalls selbstschwingendes Schaltnetzgerät mit Feldeffekttransistoren, bei dem die Schutzdioden und die Drosselspule entfallen,
- 15 Fig. 4 ein Schaltnetzgerät mit Feldeffekttransistoren und einem zusätzlichen Oszillator und Frequenzteiler und
- 20 Fig. 5 eine zeitliche Darstellung der Spannungen und Impulse der Anordnung gemäß Fig. 4.

Die in Fig. 1 dargestellte Schaltungsanordnung eines erfindungsgemäßen Schaltnetzgerätes enthält die Eingangsspannungsanschlüsse Ue1 und Ue2, die beispielsweise an die Gleichspannungsklemmen einer Gleichrichterbrücke 20 angeschlossen werden können, deren Wechselspannungsanschlüsse wahlweise an eine Gleichspannung von etwa 12 Volt oder an eine Wechselspannung von 85 Volt bis 265 Volt angeschlossen sind. An den Ausgangsspannungsanschlüssen Ua1 und Ua2 wird eine geregelte Ausgangsspannung abgegeben, an die beispielsweise ein oder mehrere integrierte Schaltkreise angeschlossen werden können.

35

Zwischen dem einen Eingangs-Gleichspannungsanschluß Ue1 und dem einen geregelten Ausgangsspannungsanschluß Ua1 ist die Reihenschaltung der Schaltstrecke eines ersten Bipolar-Transistors 1, eines zweiten Widerstandes 6, einer ersten Diode 7 und einer Drossel-

40

spule 9 vorgesehen. Die Basis des PNP-Bipolar-Transistors 1 ist einerseits über einen ersten Widerstand 5 mit dem einen Eingangs-Gleichspannungsanschluß  $U_{e1}$  und andererseits über einen dritten Widerstand 13 mit dem Kollektor eines zweiten Bipolar-Transistors 2 verbunden, dessen Emitter an den anderen Eingangs-Gleichspannungsanschluß  $U_{e2}$  bzw. den anderen geregelten Ausgangsspannungsanschluß  $U_{a2}$  angeschlossen ist. Bei dem zweiten Bipolar-Transistor 2 handelt es sich um einen npn-Transistor, so daß beide Transistoren von entgegengesetztem Leitfähigkeitstyp sind, wobei bei sperrendem zweiten Transistor 2 der erste Transistor 1 ebenfalls sperrt und bei leitendem zweiten Transistor 2 der erste Transistor 1 ebenfalls leitet. Bei beiden Transistoren handelt es sich um Hochspannungsstransistoren, die bei der maximalen Eingangs-Gleichspannung noch sperren können.

Verwendet man anstelle der beiden bipolaren PNP-Transistoren 1 und 2 für den ersten Transistor 1 einen NPN-Transistor, der kollektorseitig mit der ersten Spannungs-klemme  $U_{e1}$  und emitterseitig mit dem Widerstand 6 verbunden ist, wobei parallel zur Basis-Emitter-Strecke des NPN-Transistors eine Diode mit kathodenseitigem Anschluß an der Basis des ersten Transistors geschaltet werden kann, so kehrt sich die Leitfolge in der Weise um, daß bei gesperrtem zweiten Transistor 2 der erste Transistor 1 leitet, während der erste Transistor 1 sperrt, wenn der zweite Transistor 2 leitet.

Die Basis des ersten Transistors 1 wird bei der ersten Schaltungsvariante mit zwei bipolaren PNP-Transistoren zusätzlich über einen weiteren Kondensator 15 mit dem anderen Eingangs-Gleichspannungsanschluß  $U_{e2}$  verbunden.

Parallel zu den geregelten Ausgangsspannungsanschlüssen  $U_{a1}$  und  $U_{a2}$  ist ein Kondensator 3 geschaltet, der über den zweiten Widerstand 6, die Diode 7 und



die Drosselspule 9 aufgeladen wird und eine weitest-  
gehend geglättete Ausgangsspannung  $U_a$  abgibt. An die  
Verbindung der ersten Diode 7 mit der Drosselspule 9  
ist kathodenseitig eine zweite Diode 8 und an die  
05 Verbindung der Drosselspule 9 mit dem einen Aus-  
gangsspannungsanschluß  $U_{a1}$  die Kathode einer ersten  
Zenerdiode 10 angeschlossen, deren Anoden mit dem  
anderen Eingangs-Gleichspannungsanschluß  $U_{e2}$  bzw.  
anderen geregelten Ausgangsspannungsanschluß  $U_{a2}$  ver-  
10 bunden sind.

Die Steuerschaltung 4 zur Ansteuerung der Basis des  
zweiten Transistors 2 enthält einen Oszillator 42, der  
in an sich bekannter Weise aus zwei NAND-Gattern be-  
steht, die über einen Kondensator sowie zwei Widerstände  
15 miteinander verknüpft sind, wobei der Oszillator 42  
ausgangsseitig mit einem Anschluß eines nachgeschal-  
teten UND-Gatters 46 verbunden ist, dessen anderer  
Eingang mit dem Ausgang eines Komparators 41 verbun-  
den ist. Der Komparator 41 wird an seinem negativen Ein-  
20 gang zur Eingabe des Spannungssollwertes von einer Refe-  
renzspannungsquelle 43 und an seinem positiven Eingang zur  
Erfassung des Ausgangsspannungs-Istwertes von einem Span-  
nungsteiler 44, 45 beaufschlagt. Die Referenzspan-  
nungsquelle 43 besteht aus einem an den einen gere-  
25 gelten Ausgangsspannungsanschluß  $U_{a1}$  angeschlossenen  
Widerstand und zwei in Reihe geschalteten Dioden, wo-  
bei an der Verbindung des Vorwiderstandes 49 mit den  
beiden in Reihe geschalteten Dioden der Sollwert  
für den Komparator 41 abgegriffen wird.

30 Das Ausgangssignal des UND-Gatters 46 wird über einen  
Verstärker 47 und einen vierten Widerstand 14 an die  
Basis des zweiten Transistors 2 angelegt.

35 Nachstehend wird kurz die Funktionsweise der Schal-  
tungsanordnung gemäß Fig. 1 sowie die Bedeutung ein-  
zelner Bauelemente erläutert.

Die an den Ausgangsspannungsanschlüssen  $U_{a1}$ ,  $U_{a2}$  an-

111100  
-15

3241738

liegende geregelte Ausgangsspannung wird an dem Spannungsteiler mit den Widerständen 44, 45 abgegriffen und auf den negativen Eingang des Komparators 41 der Steuerschaltung 4 gegeben. Die Referenzspannung wird  
 05 an der Verbindung eines Vorwiderstandes 49 mit den beiden Referenzspannungsdioden 43 abgegriffen und an den positiven Eingang des Komparators 41 gelegt. Ist die geregelte Ausgangsspannung  $U_{ic}$  verhältnismäßig kleiner als die Referenzspannung  $U_{ref}$ , so bleibt der Ausgang  
 10 des Komparators 41 auf hohem Potential, so daß die vom Oszillator 42 abgegebenen rechteckförmigen Spannungsimpulse durch das UND-Gatter 46 auf den Verstärker 47 gelangen. Der Ausgang des Verstärkers 47 leitet die verstärkten Rechteckimpulse über den  
 15 vierten Widerstand auf die Basis des zweiten Transistors 2, der den ersten Transistor 1 pulsweise ansteuert. Der Kondensator 3 wird infolge der Ansteuerung des ersten Transistors 1 über den zweiten Widerstand 6 und die erste Diode 7 sowie die Drosselspule  
 20 9 aufgeladen bis die geregelte Ausgangsspannung  $U_{ic}$  größer als die Referenzspannung  $U_{ref}$  wird. Ist dies der Fall, so springt der Ausgang des Komparators 41 auf niedrigen Pegel um und die vom Oszillator 42 abgegebenen Rechteckimpulse werden vom UND-Gatter 46  
 25 blockiert, so daß der Verstärker 47 auf niedriges Potential schaltet und der zweite Transistor 2 gesperrt wird. Ist der zweite Transistor 2 gesperrt, so sperrt ebenfalls der erste Transistor 1, da die n-dotierte Basis mit positiver Spannung beaufschlagt wird. Erst wenn die geregelte Ausgangsspannung  $U_{ic}$   
 30 wieder kleiner als die Referenzspannung  $U_{ref}$  ist, fängt der getaktete Betrieb erneut an.

Zur Begrenzung der Stoßströme im getakteten Betrieb  
 35 des ersten Transistors 1 dienen der zweite Widerstand 6 sowie die Drosselspule 9. Im Sperrzustand des ersten Transistors 1 wird die in der Drosselspule 9 gespeicherte Energie über die zweite Diode abgeleitet, so daß keine gefährlichen Spannungspitzen

am Ausgang der Schaltung auftreten können. Die parallel zum Kondensator 3 geschaltete Zenerdiode 10 schützt die integrierten Bausteine der Steuerschaltung 4 vor zu hohen Spannungen. Ist sichergestellt, daß die geregelte Ausgangsspannung  $U_{ic}$  nie über die Versorgungsspannung der in der Steuerschaltung 4 verwendeten integrierten Bausteine hinaus ansteigt oder wird die Steuerschaltung in Bipolar-Technik realisiert, so kann diese Zenerdiode 10 entfallen.

10

Der an die Basis des ersten Transistors 1 angeschlossene weitere Kondensator 15 weist eine kleine Kapazität auf und dient im wesentlichen dazu, den ersten Transistor 1 zu Beginn des Betriebs zum Leiten zu bringen.

15

In Fig. 2 ist eine Variante des erfindungsgemäßen Schaltungsgerätes dargestellt, in der die bipolaren Transistoren gemäß Fig. 1 durch CMOS- bzw. Feldeffekt-Transistoren ersetzt sind. Analog zur Schaltung gemäß Fig. 1 ist in die Verbindung des einen Eingangs-Gleichspannungsanschlusses  $U_{e1}$  mit dem einen geregelten Ausgangsspannungsanschluß  $U_{a1}$  die Drain-Source-Strecke, d. h. die Schaltstrecke, eines ersten Feldeffekttransistors 1 in Reihe zu einem zweiten Widerstand 6, einer ersten Diode 7 und einer Drosselspule 9 geschaltet. Das Gate des ersten Feldeffekttransistors 1 ist einerseits über einen ersten Widerstand 5 mit dem einen (positiven) Eingangs-Gleichspannungsanschluß  $U_{e1}$  und andererseits über einen dritten Widerstand und die Drain-Source-Strecke eines zweiten Feldeffekttransistors mit dem anderen Eingangs-Gleichspannungsanschluß verbunden. Zusätzlich ist in die Verbindung der Source-Elektrode des ersten Feldeffekttransistors

20

25

30

mit dem Gate des ersten Feldeffekttransistors 1 eine zweite Zenerdiode geschaltet, die anodenseitig an die Source-Elektrode des ersten Feldeffekttransistors 1 angeschlossen ist.

05

Analog zur Schaltungsanordnung gemäß Fig. 1 ist parallel zu den Ausgangsspannungsanschlüssen  $U_{a1}$ ,  $U_{a2}$  ein Kondensator 3 geschaltet, zu dem parallel eine erste Zenerdiode 10 vorgesehen ist. Zur Ableitung der in der Drosselspule 9 bei gesperrtem ersten Feldeffekttransistor 1 gespeicherten Energie dient analog zur Schaltungsanordnung gemäß Fig. 1 die schnelle Diode 8, die kathodenseitig an die Verbindung der ersten Diode 7 mit der Drosselspule 9 und anodenseitig an die geregelte Ausgangsspannung  $U_{a2}$  angeschlossen ist.

10

15

Die Steuerschaltung zur Ansteuerung des Gate des zweiten Feldeffekttransistors 2 besteht im vorliegenden Ausführungsbeispiel lediglich aus einem Komparator 41, dessen positiver Eingang an einen Spannungsteiler 44, 45 und dessen negativer Eingang an eine aus der Reihenschaltung zweier Referenzspannungsdioden 53, 54 und eines Vorwiderstandes 49 bestehenden und parallel zu den Ausgangsspannungsanschlüssen angeschlossenen Referenzspannungsquelle 43 angeschlossen ist. Der Ausgang des Komparators 41 steuert über einen vierten Widerstand 14 das Gate des zweiten Feldeffekttransistors 2 an.

20

25

30

Wie aus der Schaltungsbeschreibung hervorgeht, weist dieses Ausführungsbeispiel der vorliegenden Erfindung keinen fremden Oszillator mehr auf, da der erste Feldeffekttransistor 1 durch den ersten Widerstand 5

bedingt ständig leitend ist, wenn er nicht durch den ebenfalls in den leitfähigen Zustand gesteuerten zweiten Feldeffekttransistor 2 gesperrt wird. Ist die an dem Spannungsteiler 44, 45 abgegriffene, der geregelten Ausgangsspannung  $U_{ic}$  proportionale Spannung kleiner als die an den Referenzspannungsdioden 53, 54 abgegriffene Referenzspannung, so weist die Ausgangsspannung des Komparators 41 einen Wert von ca. 0 Volt auf, so daß der zweite Feldeffekttransistor 2 gesperrt ist, während der erste Feldeffekttransistor 1 leitet, wenn die Spannung zwischen Gate und Source des ersten Feldeffekttransistors größer als die erforderliche Schwellspannung ist. Über die Schaltstrecke des ersten Feldeffekttransistors 1, den zweiten Widerstand 6, die erste Diode 7 und die Drosselspule 9 wird der Kondensator aufgeladen bis die geregelte Ausgangsspannung  $U_{ic}$  größer als die Referenzspannung  $U_{ref}$  wird. Ist dies der Fall, so nimmt der Ausgang des Komparators 41 ein hohes Potential an, so daß der zweite Feldeffekttransistor 2 durchgeschaltet wird und das Gate des ersten Feldeffekttransistors 1 auf etwa 0 Volt bzw. auf das (negative) Potential des anderen Eingangs-Gleichspannungsanschlusses  $U_{e2}$  gezogen wird, so daß der erste Feldeffekttransistor 1 sperrt. Je nach dem Ergebnis des vom Komparator 41 durchgeführten Vergleiches zwischen der geregelten Ausgangsspannung  $U_{ic}$  und der Referenzspannung  $U_{ref}$  öffnet und schließt somit der erste Feldeffekttransistor 1.

30

Die parallel zu der Gate-Source-Strecke des ersten Feldeffekttransistors 1 geschaltete zweite Zenerdiode 12 begrenzt die Gate-Source-Spannung auf die Höhe der Zenerspannung, wenn der zweite Feldeffekttransistor

sperrt sowie auf -0,6 Volt bis -0,7 Volt, wenn der zweite Feldeffekttransistor 2 leitet.

05 Die Eingangs-Gleichspannungsanschlüsse Ue1 und Ue2 werden analog zur Darstellung gemäß Fig. 1 an den Ausgang einer Gleichrichter-Brückenschaltung angeschlossen, an deren Wechsespannungsklemmen wahlweise eine niedrige Gleichspannung oder eine Wechselspannung in einem Bereich von 90 bis 260 Volt anliegen  
10 kann.

In Fig. 3 ist eine vereinfachte Variante des erfindungsgemäßen Schaltnetzgerätes gemäß Fig. 2 dargestellt, wobei gleiche Bauelemente gleiche Bezugsziffern tragen, so daß insoweit auf die Beschreibung der Schaltungsanordnung gemäß Fig. 2 Bezug genommen wird.  
15

Abweichend von dem Schaltnetzgerät gemäß Fig. 2 ist in dieser Variante der erfindungsgemäßen Lösung keine Drosselspule 9 vorgesehen und darüber hinaus sind die zweite Diode 8 zur Ableitung der in der Drosselspule 9 gespeicherten Energie sowie die parallel zu den Ausgangsspannungsanschlüssen geschaltete Zenerdiode 10 zum Schutz der integrierten Bausteine der Steuerschaltung entfallen. Des weiteren ist die in Fig. 2 parallel zur Gate-Source-Strecke des ersten Feldeffekttransistors 1 geschaltete Zenerdiode 12 durch eine einfache Diode 11 ersetzt worden.  
20  
25  
30

In dieser Schaltung begrenzt alleine der in Reihe zur Schaltstrecke des ersten Feldeffekttransistors 1 geschaltete zweite Widerstand 6 den Stoßstrom und als einziger Energiespeicher verbleibt der parallel zu den Ausgangsspannungsanschlüssen geschaltete Kon-  
35

05

10

25

35

beiten in einem sehr breiten Spannungsbereich der Eingangsspannung  $U_{in}$ , die im Bereich von 12 Volt Gleichspannung bis 260 Volt Wechselspannung liegen kann.

05

In Fig. 4 ist schließlich die Schaltung einer weiteren Variante des erfindungsgemäßen Schaltnetzgerätes dargestellt, die im wesentlichen der Schaltung gemäß Fig. 3 entspricht und demzufolge für gleiche Bauelemente auch gleiche Bezugsziffern trägt.

Der Ausgang des Komparators 41 ist jedoch in Abweichung zur Schaltungsanordnung gemäß Fig. 3 an einen Eingang eines nachgeschalteten NAND-Gatters 48 angeschlossen, dessen anderer Eingang über einen Frequenzteiler 31 mit einem Oszillator 30 verbunden ist. Der Ausgang des NAND-Gatters 48 steuert über einen Widerstand 14 das Gate des zweiten Feldeffekttransistors 2 an. Darüber hinaus ist der Ausgang des NAND-Gatters 48 über einen siebten Widerstand 52 mit dem einen Anschluß der Eingangsspannungsquelle verbunden. Der Komparator 41 ist mittels eines Wechselwiderstandes von seinem Ausgang auf den positiven Eingang rückgekoppelt, wobei der positive Eingang über einen fünften Widerstand an die Referenzspannungsquelle  $U_{ref}$  und der negative Eingang des Komparators 41 an den Spannungsteiler 44, 45 angeschlossen ist. Diese Hysterese-Schaltung dient dazu, daß der Komparator nicht schwingt bzw. einen Hysterese-Vergleich zwischen der Referenzspannung  $U_{ref}$  und der Ausgangsspannung  $U_a$  durchführt.

Die in Fig. 4 dargestellte Variante des erfindungsge-  
mäßigen Schaltnetzgerätes dient dazu, den in den  
35 Schaltungsanordnungen gemäß den Fig. 2 und 3 ggf.  
auftretenden Stoßstrom zu verringern, was durch  
die Installation des zusätzlichen Oszillators 30



bewerkstelligt wird. Damit ist jedoch in aller Regel kein weiterer Aufwand verbunden, da ein solcher Oszillator ohnehin in der Schaltungsanordnung zum Betrieb des betreffenden elektrischen Gerätes enthalten ist. Mit Hilfe des Oszillators 30 und des seine Ausgangsfrequenz herunterteilenden Frequenzteilers 31 werden in der Breite begrenzte Impulse erzeugt, deren Impulsbreite  $\alpha$  gemäß Fig. 5 so gewählt wird, daß die Stromspitzen insbesondere bei hohen Wechselspannungen von 220 bis 260 Volt in den Grenzen des für den ersten Feldeffekttransistor 1 zulässigen Betriebs bleibt.

15 Anhand der zeitlichen Darstellung der Spannungen bzw.  
Impulse gemäß Fig. 5 soll die Funktionsweise der  
Schaltung gemäß Fig. 4 näher erläutert werden.

20 In Fig. 5a ist der Verlauf der geregelten Ausgangs-  
spannung  $U_{ic}$  über der Zeit  $t$  dargestellt, wobei paral-  
lel zur Zeitachse die konstante Referenzspannung  $U_{ref}$   
gestrichelt eingetragen ist.

25 In Fig. 5b ist die vom Frequenzteiler 31 abgegebene, heruntergeteilte Impulskette dargestellt, wobei die Impulsbreite  $\alpha$  beträgt.

In Fig. 5c ist das Ausgangssignal des Komparators 41 dargestellt, das solange einen hohen Wert aufweist, wie die geregelte Ausgangsspannung  $U_{ic}$  kleiner als die Referenzspannung  $U_{ref}$  ist. Übersteigt die geregelte Ausgangsspannung  $U_{ic}$  den Wert der Referenzspannung in der Zeitspanne zwischen  $t_1$  und  $t_2$ , so sinkt der Pegel der Ausgangsspannung des Komparators 41 auf 0 Volt bzw.  $U_{a2}$  - heruntergeteilt im Verhältnis der Widerstände 44/45. Das in Fig. 5d dargestellte Impuls-

- diagramm am Ausgang des NAND-Gatters 48 zeigt, daß immer dann ein Impuls am Ausgang des NAND-Gatters 48 ansteht, wenn die vom Frequenzteiler 31 abgegebene Impulskette eine Lücke aufweist. Übersteigt  
05 die geregelte Ausgangsspannung  $U_{ic}$  die fest eingestellte Referenzspannungsquelle  $U_{ref}$ , so bleibt für diesen Bereich das Ausgangspotential des NAND-Gatters 48 ständig auf hohem Potential.
- 10 Wie der Fig. 5e zu entnehmen ist, befindet sich der erste Feldeffekttransistor 1 immer dann im leitenden Zustand, wenn die am Ausgang des NAND-Gatters 48 anstehenden Impulse niedriges Potential aufweisen. Durch die fest vorgegebene Impulsbreite am Ausgang  
15 des Frequenzteilers 31 wird erreicht, daß plötzlich auftretende oder periodisch wiederkehrende Stromspitzen am Eingang der Schaltung keine negativen oder schädlichen Auswirkungen auf die in der Regel teuren Feldeffekttransistoren haben.

FIG. 1

Number:  
Int. Cl. 3:  
Anmeldetag:  
Offenlegungstag:

32 41 738  
H 02 P 13/32  
11. November 1982  
17. Mai 1984

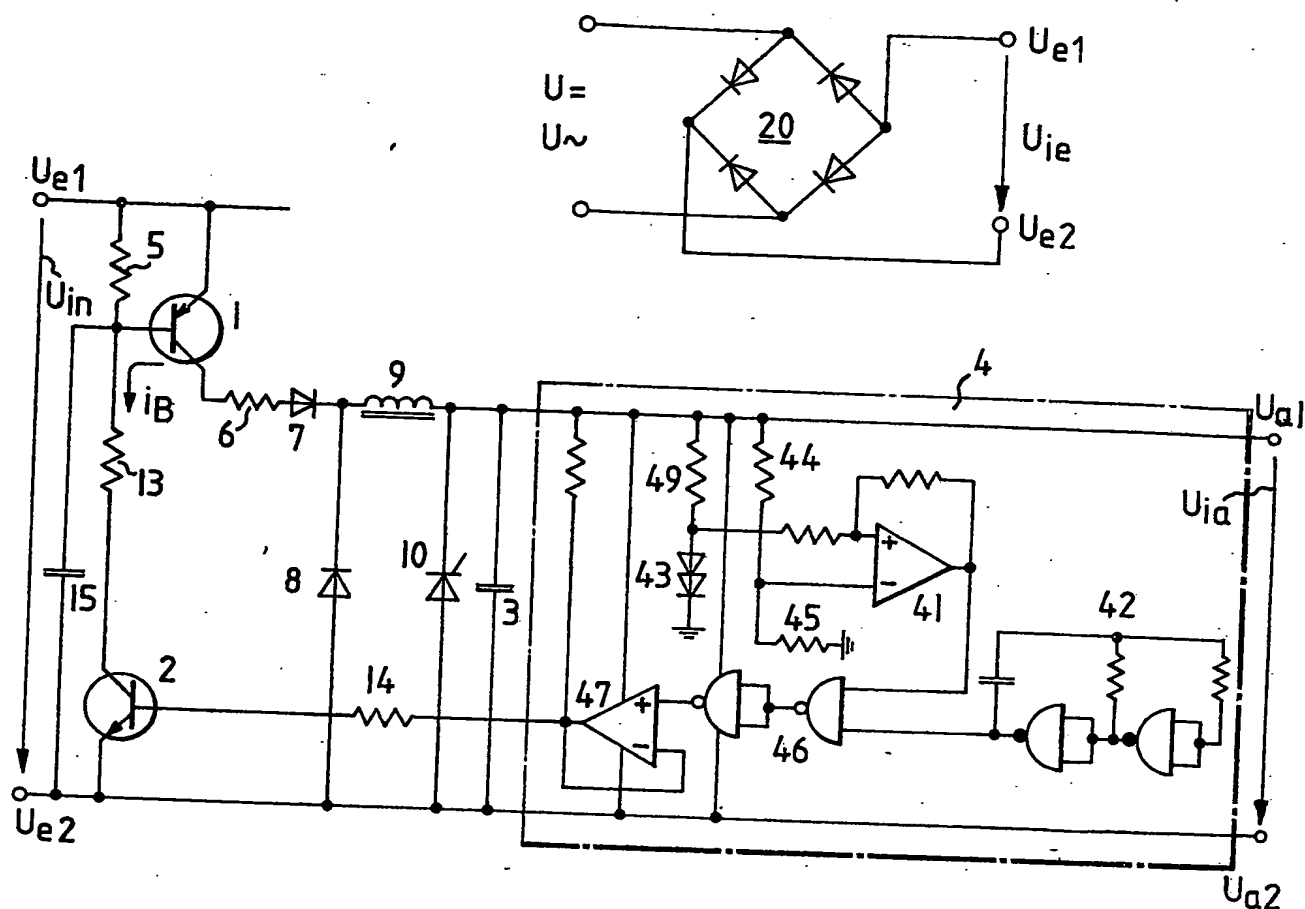
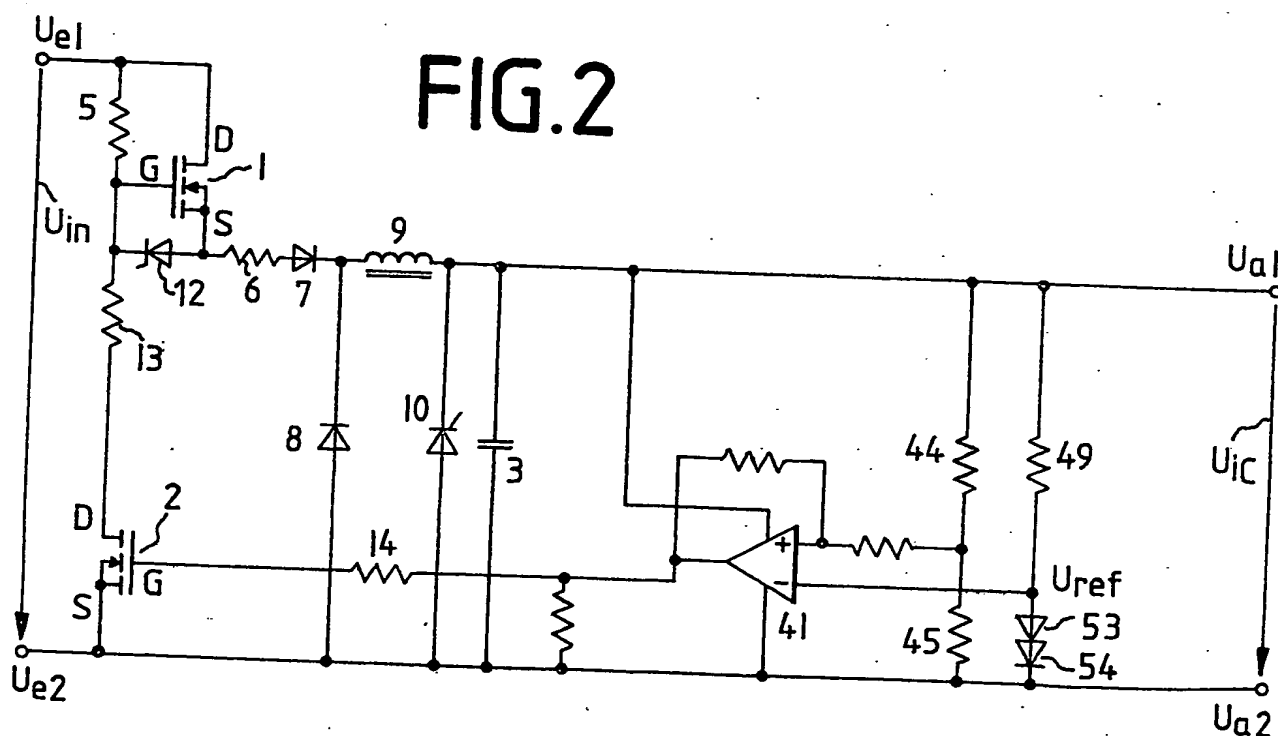
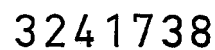


FIG. 2



3241738



Timing diagram showing the signal  $U_{jC}$  and its derivatives over time  $t$ . The top trace shows  $U_{jC}$  with a peak labeled  $U_{ref} \hat{=} U_{jC} \text{ gem. Fig. 4}$ . Below it are four traces showing the signal's behavior over time, with a period  $\alpha$  indicated. Vertical dashed lines mark times  $t_1$  and  $t_2$ .

